| | | ASS MAIL (37 CFR 1.8) | | Docket No. |
|---|--|--|---|--|
| plicant(s): NAOAKI K | OMIYA | | | YKI-0082 |
| Serial No. | Filing Date | Examiner | | Group Art Unit |
| 10/062,651 | 1/31/2002 | | | |
| ention DECANIC EL | CIRCUIT | | | |
| (01, e.g) | | | | |
| MAR 1 3 2002 2 | = | | | |
| 33/ | | | | |
| TRADENATE OF | | | | |
| | | | | |
| | | | | |
| | Historia to great year of your | • | | |
| | PRIORITY DOCUMENT | AND POSTCARD | | |
| hereby certify that this | PRIORITY DOCUMENT | (Identify type of correspondence | | |
| hereby certify that this | PRIORITY DOCUMENT | AND POSTCARD (Identify type of correspondence Service as first class mail in a | | pe addressed to: The |
| I hereby certify that this is being deposited with | PRIORITY DOCUMENT | (Identify type of correspondence Service as first class mail in a | an envelo | in a resulting til som i seller Til som i strenger i seller som |
| hereby certify that this s being deposited with | PRIORITY DOCUMENT | (Identify type of correspondence Service as first class mail in a | an envelo | pe addressed to: The |
| hereby certify that this seeing deposited with | PRIORITY DOCUMENT | (Identify type of correspondence Service as first class mail in a | an envelo | in a resulting til som i seller Til som i strenger i seller som |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA | an envelo | 02 |
| hereby certify that this s being deposited with Assistant Commissioner | PRIORITY DOCUMENT | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA | an envelo RCH 6, 20 (Date) | 02 ************************************ |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N | an envelo RCH 6, 20 (Date) | 02 ************************************ |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N | an envelog RCH 6, 20 (Date) M. DERAS rson Mailing | O2 *(fu **) ** (fu **) Correspondence) |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Per | an envelog RCH 6, 20 (Date) M. DERAS rson Mailing | O2 *(fu **) ** (fu **) Correspondence) |
| hereby certify that this is being deposited with assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Per | an envelog RCH 6, 20 (Date) M. DERAS rson Mailing | O2 *(fu **) ** (fu **) Correspondence) |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Per | an envelog RCH 6, 20 (Date) M. DERAS rson Mailing | O2 *(+tu, **) *** Correspondence) |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Per | an envelog RCH 6, 20 (Date) M. DERAS rson Mailing | O2 *(fu **) ** (fu **) Correspondence) |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Person M (Signature of Person M | RCH 6, 20 (Date) M. DERAS rson Mailing M. L | O2 *(+tu, **) *** Correspondence) |
| I hereby certify that this is being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Per | RCH 6, 20 (Date) M. DERAS rson Mailing M. L | O2 *(fu **) ** (fu **) Correspondence) |
| I hereby certify that this is being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Person M (Signature of Person M | RCH 6, 20 (Date) M. DERAS rson Mailing M. L | O2 *(+tu, m) y (** Correspondence) |
| hereby certify that this s being deposited with Assistant Commissioner | the United States Postal Stor Patents, Washington, D | (Identify type of correspondence Service as first class mail in a O.C. 20231 on MA NIDIA N (Typed or Printed Name of Person M (Signature of Person M | RCH 6, 20 (Date) M. DERAS rson Mailing M. L | O2 |



Group Art Unit:



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

| ANT LICANT: | NAOAKI KOMIYA |
|-------------|---------------|
| SERIAL NO.: | 10/062,651 |

FILED: January 31, 2002) Before the Examiner:

FOR: ORGANIC EL CIRCUIT

CLAIM FOR PRIORITY

Commissioner for Patents Washington, D.C. 20231

Dear Sir:

Enclosed herewith are certified copies of Japanese Patent Application No. 2001-032668 filed on February 8, 2001. The enclosed Application is directed to the invention disclosed and claimed in the above-identified application.

Applicants' hereby claim the benefit of the filing date of February 8, 2001 of the Japanese Patent Application No. 2001-032668, under provisions of 35 U.S.C. 1 19 and the International Convention for the protection of Industrial Property.

Respectfully submitted,

NAOAKI KOMIYA

CANTOR COLBURN LLP Applicants' Attorneys

By:

Lisa A. Bongiovi

Registration No. 48,933

Customer No. 23413

Date: March 6, 2002

Address: 55 Griffin Road South, Bloomfield, CT 06002

Telephone: (860) 286-2929

COPY OF PAPERS ORIGINALLY FILED



Translation of Priority Certificate

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this Office. 一点点,一点,是压力探察,选择了

[ST. 10/C]:

Application Number: > > *** ** Patent Application * No. 2001-032668 [JP2001-032668]

SANYO ELECTRIC CO., LTD.

February 8, 2002

Commissioner, Japan Patent Office Kozo Oikawa

Priority Certificate No. 2002-3005675



日本 国 特 許 庁 JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日 Date of Application:

2001年 2月 8日

出願番号 Application Number:

特願2001-032668

[ST.10/C]:

[JP2001-032668]

出 願 人 Applicant(s):

Best Available Copy



2002年 2月 8日

特 許 庁 長 官 Commissioner, Japan Patent Office 及川耕



出証番号 出証特2002-3005675

特2001-032668

【書類名】

特許願

【整理番号】

KFB1000021

【提出日】

平成13年 2月 8日

【あて先】

特許庁長官殿

【国際特許分類】

G09G 3/38

【発明者】

【住所又は居所】

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会

社内

【氏名】

古宮 直明

【特許出願人】

【識別番号】

000001889

【氏名又は名称】

三洋電機株式会社

【代理人】

【識別番号】

100075258

【弁理士】

【氏名又は名称】

吉田 研二

【電話番号】

0422-21-2340

【選任した代理人】

【識別番号】

100081503

【弁理士】

【氏名又は名称】 金山 敏彦

【電話番号】

0422-21-2340

【選任した代理人】

【識別番号】 100096976

【弁理士】

【氏名又は名称】 石田 純

【電話番号】

0422-21-2340

【手数料の表示】

【予納台帳番号】 001753

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書

【物件名】

図面 1

【物件名】

要約書 1

【プルーフの要否】

要

2

【書類名】 明細書

【発明の名称】 有機EL回路

【特許請求の範囲】

【請求項1】 1 画素について、複数データラインからのデータでオンオフ される複数の駆動トランジスタと、この複数の駆動トランジスタにそれぞれ対応 して設けられた複数の有機 E L 素子を有し、

前記各駆動トランジスタはトランジスタサイズが異なるとともに、オンするトランジスタの数を制御して、各画素におけるオンするEL素子の数を異ならせることにより、各画素の発行量を制御して階調表示を行う有機EL回路。

【請求項2】 請求項1に記載の回路において、

1 画素内の前記複数のEL素子の発光面積を互いに異ならせることを特徴とする有機EL回路。

【請求項3】 請求項1または2に記載の回路において、

各画素の駆動トランジスタの駆動時間を複数のサブフィールドに分け、各サブフィールドにおけるオンオフを制御することで、各EL素子のオン時間を制御することを特徴とする有機EL回路。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、1 画素について、複数のデータラインからのデータでオンオフされる複数の駆動トランジスタと、この複数の駆動トランジスタにそれぞれ対応して 設けられた複数のE L素子を有する有機E L 回路に関する。

[0002]

【従来の技術】

従来より、フラットパネルディスプレイとして、有機ELパネルが知られている。この有機ELパネルは各画素が自発光するため、液晶のようにバックライトなどを必要とせず、明るい表示が可能であるという利点がある。

[0003]

図6に、従来の薄膜トランジスタ(TFT)を利用した有機ELパネルにおけ

る画素回路の構成例を示す。有機ELパネルは、このような画素をマトリクス配置して構成される。

[0004]

行方向に伸びるゲートラインには、ゲートラインによって選択されるnチャンネル薄膜トランジスタであるスキャンTFT1のゲートが接続されている。このスキャンTFT1のドレインには列方向に伸びるデータラインが接続されており、そのソースには他端が保持容量電源ラインに接続された保持容量SCが接続されている。また、スキャンTFT1のソースと保持容量SCの接続点は、pチャンネル薄膜トランジスタである駆動TFT2のゲートに接続されている。そして、この駆動TFT2のソースが電源PVDDに接続され、ドレインが有機EL素子ELに接続されている。なお、有機EL素子ELの他端はカソード電源CVに接続されている。

[0005]

従って、ゲートラインがHレベルの時にスキャンTFT1がオンとなり、そのときのデータラインのデータが保持容量SCに保持される。そして、この保持容量SCに維持されているデータ(電位)に応じて駆動TFT2がオンオフされ、駆動TFT2がオンしている場合に有機EL素子ELに電流が流れ、発光する。

[0006]

そして、データラインは、対応するデータがビデオ信号ラインに供給されるタイミングで順次オンする。従って、データラインに供給されるビデオ信号に応じて有機EL素子ELの輝度制御が行われる。すなわち、駆動TFT2のゲート電位を制御して有機EL素子に流す電流を制御して各画素の階調表示が行われる。

[0007]

【発明が解決しようとする課題】

ところが、各画素についての駆動TFT2のしきい値電圧(Vth)には、ばらつきが必然的に生じる。そして、しきい値電圧にばらつきが生じると、各画素における表示が不均一になり、表示むらが生じるという問題がある。

[0008]

本発明は、上記課題に鑑みなされたものであり、表示むらを生じることなく好

適な階調制御を行うことができる有機EL回路を提供することを目的とする。

[0009]

【課題を解決するための手段】

本発明は、1画素について、複数のデータラインからのデータでオンオフされる複数の駆動トランジスタと、この複数の駆動トランジスタにそれぞれ対応して設けられた複数の有機EL素子を有し、各駆動トランジスタのサイズを異ならせることで各EL素子に流れる電流量を変えるとともに、複数の駆動トランジスタのオンするトランジスタの数を制御して、1画素のEL素子のオンする数を変更することで各画素の発光量を制御して階調表示を行うことを特徴とする。

[0010]

このように、1 画素内に設けられた複数の有機EL素子(サブピクセル)のオンオフを切り換えるとともに、駆動トランジスタのサイズを異ならせることによって、各駆動トランジスタをフルオンすることによって階調制御を行うことができる。従って、駆動トランジスタのしきい値電圧の影響を排除して良好な階調制御をすることができる。

[0011]

また、1 画素内の前記複数のE L 素子の発光面積を互いに異ならせることが好適である。このように、E L 素子の発光面積を変更することで発光量を異ならせることができ、これを組み合わせることでより好適な階調制御を行うことができる。

[0012]

また、各画素の駆動トランジスタの駆動時間を複数のサブフィールドに分け、各サブフィールドにおけるオンオフを制御することで、各EL素子のオン時間を制御することが好適である。このような時分割発光を組み込むことによって、より多階調の制御が行える。

[0013]

【発明の実施の形態】

以下、本発明の実施形態について、図面に基づいて説明する。

[0014]

図1は、一実施形態の1画素分の構成を示す図であり、水平方向のゲートラインには、3つのnチャンネルのスキャンTFT1-1, 1-2, 1-3のゲートが接続されている。従って、3つのスキャンTFT1-1, 1-2, 1-3は、その水平ラインが選択されたときに1水平期間にわたって同時にオンする。

[0015]

各スキャンTFT1-1, 1-2, 1-3のドレインは、それぞれ別のデータラインDATA1, DATA2, DATA3にそれぞれ接続されている。一方、各スキャンTFT1-1, 1-2, 1-3のソースは、それぞれ別の保持容量SС1, SC2, SC3にそれぞれ接続されている。また、これら保持容量SС1, SC2, SC3の他端は、電源ラインである保持容量電源ラインVSCに接続されている。

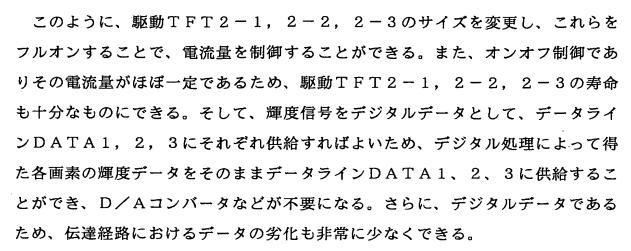
[0016]

そして、スキャンTFT1-1,1-2,1-3のソースと保持容量SC1,SC2,SC3の接続点は、それぞれ駆動TFT2-1,2-2,2-3のゲートに接続されている。この駆動TFT2-1,2-2,2-3は、pチャンネルTFTであり、ソースはすべて電源ラインPVDDに接続されており、ドレインはそれぞれ別の有機EL素子EL1,EL2,EL3のアノードに接続されている。この有機EL素子EL1,EL2,EL3のカソードは、カソード電源に接続されている。すなわち、1画素が、3つのサブピクセルを構成するEL素子EL1,EL2,EL3によって構成されている。

[0017]

このような回路において、駆動TFT2-1, 2-2, 2-3は、そのサイズが1:2:4となっている。一方、データラインDATA1, DATA2, DATA3には、それぞれ輝度データの1, 2, 3ビット目の信号が供給される。これによって、3ビットの、「000」~「111」(7)の8階調のデータに応じた有機EL駆動電流を得ることができる。なお、TFT2-1, 2-2, 2-3のサイズは、ゲート長または/及びゲート幅の調整によって、設定されている

[0018]



[0019]

なお、カラー表示の場合には、RGBの画素を別々に設け、RGB別々のビデオ信号によって、各画素を駆動すればよい。

[0020]

上述の例では、発光量(駆動電流量)の異なるサブピクセルを構成する有機EL素子EL1、2、3の発光を制御して、階調を制御した。さらに、各サブピクセルの発光時間を制御することも好適である。例えば、図2に示すように、1フィールドを第1サブフィールドと第2サブフィールドに分け、各フィールドの長さを1:2に設定することで、「0」または「1」のオンオフ制御であった各有機EL素子をその時間により、「0」「1」「2」「3」の4段階にできる。

[0021]

例えば、第1サブフィールドの周波数を7. 5msec(120Hz)、第2サブフィールドの周波数15msec(60Hz)と設定し、各サブフィールド間に所定の消灯期間をおくことで、時分割発光が行える。

[0022]

さらに、各サブピクセルの発光面積を異ならせ、これによって各画素の発光量 を制御することも好適である。

[0023]

ここで、時分割、電流制御およびサブピクセルの面積変更を含めた発光制御の例を説明する。簡単のため、図3に示すように、駆動TFT2をTFT2-1, 2-2の2つとする。これによって、スキャンTFT1、保持容量SC、有機E L素子ELもそれぞれ2つになる。

[0024]

まず、TFT2-1, 2-2のサイズを1:4に設定する。一方、各サブピクセルを構成する有機EL素子EL1, 2の発光面積比は、1:2とする。

[0025]

そして、第1サブフィールドの周波数を第2サブフィールの周波数の2倍に設定する。これによって、図4に示すように、デジタルデータ(Data Signal)の「0000」~「1111」の16階調(輝度レベルFray Scale Level 0~15)に対しては、第1サブフィールド(1st SubField)及び第2サブフィールド(2nd SubField)における第1ピクセル(1 pixel)のオンオフで1ビット目及び2ビット目に対応でき、第1フィールド及び第2フィールドにおける第2ピクセル(2 pixel)のオンオフで3ビット目及び4ビット目に対応することができる

[0026]

また、図5に示すように、第1サブフィールドの周波数を第2サブフィールドの周波数の4倍に設定した場合には、16階調に対して、第1フィールドにおける第1ピクセル及び第2ピクセルのオンオフで1ビット目及び2ビット目に対応でき、第2フィールドにおける第1ピクセル及び第2ピクセルのオンオフで3ビット目及び4ビット目に対応することができる。

[0027]

このような時分割発光を利用することによって、階調数を2倍にすることができ、上述の電流量制御とあわせることでより多階調の表示が可能になる。

[0028]

なお、図5の場合には、サブピクセルを構成する有機EL素子EL1, EL2 面積は同一とし、サブフィールドの時間比1:4、トランジスタ(駆動TFT) サイズ比1:2としている。

[0029]

また、駆動TFTサイズ比を例えば1:4とするのに代えて、同じサイズの駆動TFTを1画素において、1個:4個としてもよい。

[0030]

さらに、EL素子の発光面積が例えば1:4とするのに代えて同じ発光面積の EL素子を1画素において、1個:4個としてもよい。

[0031]

また、スキャンTFT及び駆動TFTは、それぞれnチャネル、 pチャネルに 限定されない。

[0032]

【発明の効果】

以上説明したように、本発明によれば、1画素内に設けられた複数の有機EL 素子のオンオフを切り換えることによって、駆動トランジスタの特性の影響を少なくして好適な階調制御を行うことができる。

[0033]

また、各駆動トランジスタのサイズを異ならせて、EL素子の発光量を異ならせることで、各駆動トランジスタをフルオンすることによって階調制御を行うことができる。従って、駆動トランジスタのしきい値電圧の影響を排除することができる。

[0034]

さらに、時分割発光を組み込むことによって、より多階調の制御が行える。

【図面の簡単な説明】

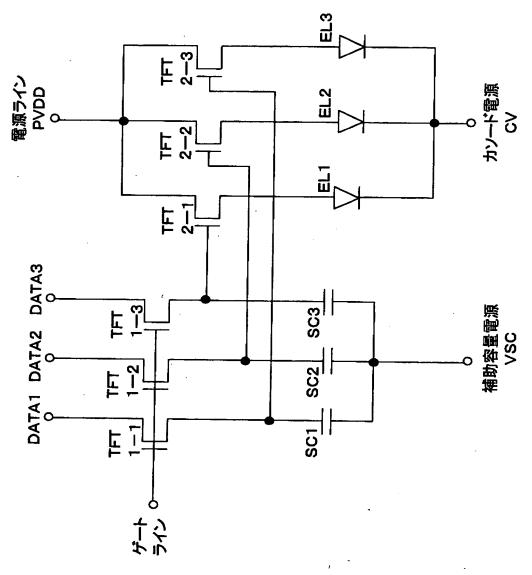
- 【図1】 実施形態の構成を示す図である。
- 【図2】 サブフィールドの構成を説明する図である。
- 【図3】 他の実施形態の構成を示す図である。
- 【図4】 サブフィールド毎の点灯状態の一例を示す図である。
- 【図5】 サブフィールド毎の点灯状態の他の例を示す図である。
- 【図6】 従来の1画素の構成を示す図である。

【符号の説明】

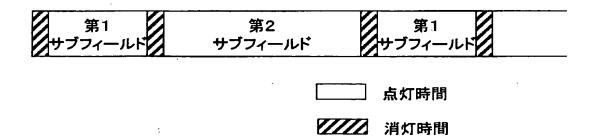
TFT1 スキャンTFT、TFT2 駆動TFT、SC 保持容量、EL 有機EL素子。 【書類名】

図面

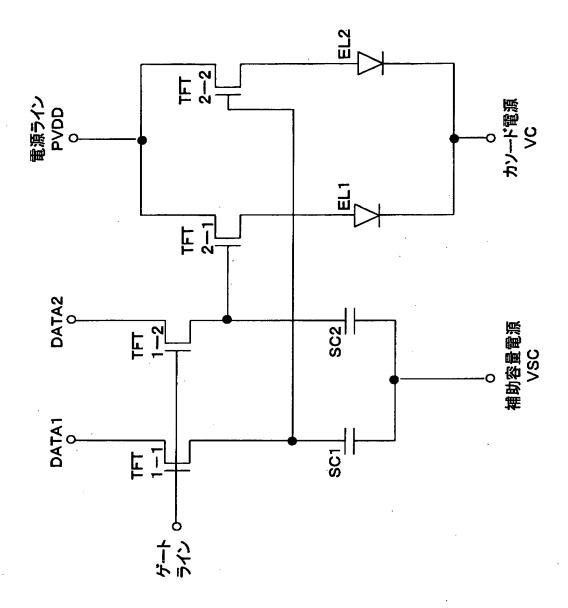
【図1】



【図2】



【図3】



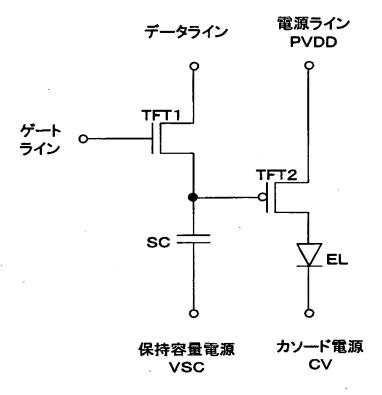
【図4】

| 1)978 | Gray | 1Frame | | | |
|----------|-------|--------------|--------|--------------|---------|
| | Scala | 1st SubField | | 2nd SubField | |
| 21811 St | Level | 1 pixel | 2pixel | | 2pixel |
| 0000 | 0 | | 0000 | | 0000000 |
| 0001 | 1 | 0 | 0000 | | 0000000 |
| 0010 | 2 | | 0000 | 00 | 0000000 |
| 0011 | 3 | 0 | 0000 | 00 | 0000000 |
| 0100 | 4 | | 0000 | | 0000000 |
| 0101 | 5 | 0 | 0000 | 00 | 0000000 |
| 0110 | 6 | | 0000 | 100 | 0000000 |
| 0111 | 7 | 0 | 0000 | 00 | 0000000 |
| 1000 | 8 | | 0000 | •• | 0000000 |
| 1001 | 9 | 0 | 0000 | 00 | 0000000 |
| 1010 | 10 | • | 0000 | 00 | 0000000 |
| 1011 | | 0 | 0000 | 00 | 0000000 |
| 1100 | 12 | | 0000 | | 0000000 |
| 1101 | 13 | 0 | 0000 | •• | 0000000 |
| 1110 | 14 | | 0000 | 00 | 0000000 |
| 11[1 | 15 | 0 | 0000 | 00 | 0000000 |

【図5】

| Data Signal | Gray Scale | 1 Frame | | | |
|----------------|---------------|--------------|--------|--------------|----------|
| | | 1st SubField | | 2nd SubField | |
| SEI101 | Level | 1 pixel | 2pixel | Ipixel | 2pixel |
| 0000 | 0 | | | 0000 | 0000000 |
| 0001 | 1 | 0 | 00 | 0000 | 9999999 |
| 0010 | 2 | • | 00 | 0000 | 2000000 |
| 0011 | 3 | 0 | 00 | 9999 | 0000000 |
| 0100 | 4 | • | | 0000 | 0000000 |
| 0101 | 5 | 0 | | 0000 | 20000000 |
| 0110 | 6 | | 00 | 0000 | 2000000 |
| 0111 | 7 | 0 | 00 | 0000 | 0000000 |
| 1000 | 8 | • | •• | 0000 | 0000000 |
| 1001 | 9 | Q | •• | 0000 | 0000000 |
| 1010 | 10 | | 00. | 0000 | 0000000 |
| 1011 | 11 | 0 | 00 | 0000 | 0000000 |
| 1100 | 12 | • | | 0000 | 0000000 |
| 1101 | 13 | 0 | 00 | 0000 | 0000000 |
| 1110 | 14 | | 00 | 0000 | 0000000 |
| 1111 | 15 | 0 | 00 | 0000 | 0000000 |

[図6]



【書類名】

要約書

【要約】

【課題】 表示むらを少なくする。

【解決手段】 スキャンTFT $1-1\sim1-3$ によって、データラインDATA $1\sim3$ からの3ビットのデータを保持容量 $SC1\sim3$ に蓄積する。そして、この保持容量 $SC1\sim3$ の電圧によって、駆動TFTTFT $2-1\sim2-3$ をフルオンする。デジタルデータにより駆動TFT $2-1\sim2-3$ のオンオフを制御して、有機EL素子EL $1\sim3$ のオンオフを制御して、輝度制御を行う。

【選択図】

図 1

出願人履歴情報

識別番号

[000001889]

1. 変更年月日

1993年10月20日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通2丁目5番5号

氏 名

三洋電機株式会社